2022 數位系統設計 作業 5

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| 名字 | 陳人輔 | | | |
| 學號 | C110152319 | | | |
| **模擬結果** | | | | |
| Functional simulation | | Pass/ Fail | Gate-level simulation | Pass/ Fail |
| (請貼上你的模擬結果) | | | (請貼上你的模擬結果) | |
| **請簡單說明你的設計想法** | | | | |
| 設一維陣列的暫存器去存輸入data  cnt 當作前１２８筆資料的計數器，計數完之後換成j 輸出１１９筆輸出  輸出的時候，先將valid設為1，再輸出，這樣testbench在測資才會讀到對的資料 | | | | |